



INVESTOR IN PEOPLE

Application No: GB 0214924.3
Claims searched: 1 to 38

Examiner: John Donaldson
Date of search: 9 January 2003

Patents Act 1977 : Search Report under Section 17

Documents considered to be relevant:

| Category | Relevant to claims | Identity of document and passage or figure of particular relevance |
|----------|--------------------|--|
| A | - | DE 19945949 A1 (BRAUN), see abstract |

Categories:

| | |
|---|--|
| X Document indicating lack of novelty or inventive step | A Document indicating technological background and/or state of the art. |
| Y Document indicating lack of inventive step if combined with one or more other documents of same category. | P Document published on or after the declared priority date but before the filing date of this invention. |
| & Member of the same patent family | E Patent document published on or after, but with priority date earlier than, the filing date of this application. |

Field of Search:

Search of GB, EP, WO & US patent documents classified in the following areas of the UKC^v:

H3H

Worldwide search of patent documents classified in the following areas of the IPC⁷:

H03M

The following online and other databases have been used in the preparation of this search report:

WPI, EPODOC, JAPIO

© EPODOC / EPO

PN - DE 19945949 A 20010329
PD - 2001-03-29
PR - DE 19991045949 19990924

OPD - 1999-09-24

TI - Analogue-to-digital converter for symmetrical or differential input signals forms difference in digital circuitry, before or after filtering

AB - The two input signals (E+, E-) are compared by two separate comparators (gates) with the same sinusoidal carrier signal (same amplitude, frequency and phase). The input signals are digitized using a total of four counters in accordance with patent DE 43 44 908. The two digitized signals are subtracted from each other, either before or after the digital FIR filtering. *abstract*

IN - BRAUNTHOMAS (DE)

PA - BRAUNTHOMAS (DE)

EC - H03M1/50

IC - H03M1/50

© WPI / DERWENT

TI - Analogue-to-digital converter for symmetrical or differential input signals forms difference in digital circuitry, before or after filtering

PR - DE 19991045949 19990924

PN - DE 19945949 A 1 20010329 DW 200132 H 03M1/50 004pp

PA - (BRAU-I) BRAUNT

IC - H03M1/50

IN - BRAUNT

AB - DE 19945949 NOVELTY - The two input signals (E+, E-) are compared by two separate comparators (gates) with the same sinusoidal carrier signal (same amplitude, frequency and phase). The input signals are digitized using a total of four counters in accordance with patent DE 43 44 908. The two digitized signals are subtracted from each other, either before or after the digital FIR filtering.
- USE - Differential A/D converter.
- ADVANTAGE - Uses purely digital circuitry to create a differential AD converter, eliminating a differential amplifier.
- DESCRIPTION OF DRAWING(S) - The drawing shows two identical AD converters for the respective input signals.
- (Dwg. 4/4)

OPD - 1999-09-24

AN - 2001-301266 [32]



①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

①2 **Offenlegungsschrift**
①0 **DE 199 45 949 A 1**

⑤1 Int. Cl.⁷:
H 03 M 1/50

②1 Aktenzeichen: 199 45 949.5
②2 Anmeldetag: 24. 9. 1999
④3 Offenlegungstag: 29. 3. 2001

DE 199 45 949 A 1

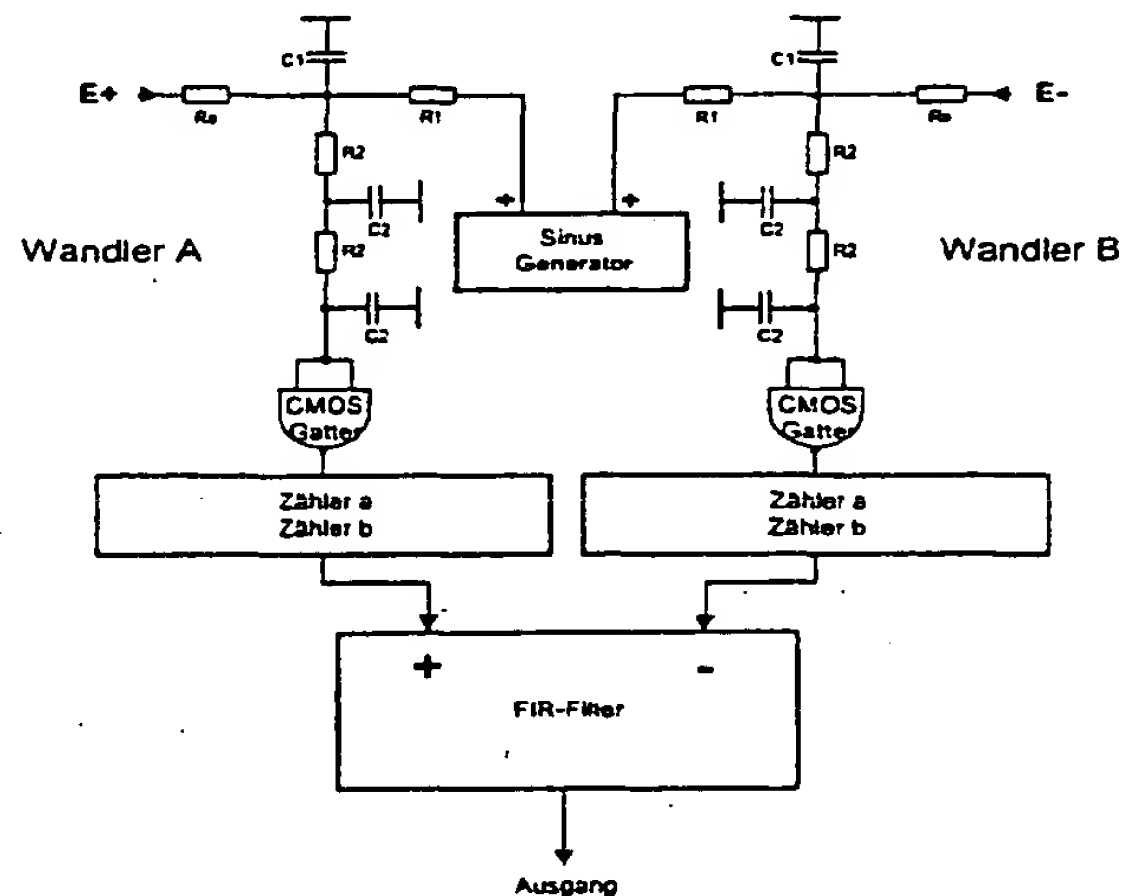
⑦1 Anmelder:
Braun, Thomas, Dipl.-Ing., 52224 Stolberg, DE

⑦2 Erfinder:
gleich Anmelder

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

⑤4 Differentielle Schaltung für einen digitalen AD-Wandler

⑤7 Die Erfindung stellt ein Schaltungskonzept dar, das auch bei einem differentiellen Schaltungsaufbau eines AD-Wandlers entsprechend der Patenschrift DE 4333908 ein rein digitales Schaltungsdesign gewährleistet. Bei symmetrischen Eingangssignalen (E+, E-) konnte bisher auf einen Differenzverstärker als Analogkomparator nicht verzichtet werden. Die Erfindung kommt ohne diesen Differenzverstärker aus, so daß der gesamte Wandler mit Gattern realisierbar ist. Erfindungsgemäß wird das symmetrische Eingangssignal von zwei identischen Wandlern digitalisiert. Die Differenzbildung erfolgt dann im Digitalen, entweder vor oder nach der FIR-Filterung.



DE 199 45 949 A 1

Beschreibung

Die Erfindung betrifft eine differentielle Schaltung in digitaler Schaltungstechnik für einen AD-Wandler nach dem Verfahren aus der Patentschrift DE 43 33 908.

Ein AD-Wandler nach dem Verfahren aus DE 43 33 908 geht aus einer linearen Pulsmodulation hervor. Diese Pulsmodulation basiert auf dem Vergleich eines sinusförmigen Trägersignals ($S(t)$) mit dem analogen Eingangssignal ($S_m(t)$) (Fig. 1). Bei Übereinstimmung beider Signale wird jeweils ein gleichförmiger Impuls (Dirac-Impuls) erzeugt. Das Frequenzspektrum dieser Pulsfolge $P(t)$ (Fig. 1) ist in Fig. 2 dargestellt. Diese spezielle Art der Pulsmodulation setzt das ursprüngliche Tiefpaßsignal (Eingangssignal) in ein Bandpaßsignal mit der Trägersignalfrequenz (f_0) als Mittenfrequenz um.

Zur AD-Wandlung wird die zeitliche Lage der Impulse der Folge $P(t)$ mit zwei Hochfrequenzzählern (a,b) quantisiert (siehe Patentschrift DE 43 33 908). Anschließend wird durch digitale Filterung (FIR-Filter) das digitale PAM-Signal erzeugt.

AD-Wandler entsprechend der Patentschrift DE 43 33 908 können normalerweise in ausschließlich digitaler Schaltungstechnik realisiert werden. Bei einer Mitintegration dieser Wandler auf einem Chip mit hoher Komplexität kann ein differentieller Aufbau aufgrund eines relativ hohen Störpegels im IC von Vorteil sein. Bisher konnte bei einem differentiellen Schaltungsprinzip auf analoge Schaltungskomponenten nicht verzichtet werden (Fig. 3). Fig. 3 zeigt einen differentiellen Schaltungsaufbau eines AD-Wandlers entsprechend der Patentschrift DE 43 33 908. Der Komparator ist hier als Differenzverstärker realisiert. Der Differenzverstärker hat den Vorteil, daß nur die Differenz der beiden Eingangssignale entscheidend ist. Alle nicht symmetrischen Eingangssignalstörungen werden durch dieses differentielle Schaltungskonzept unterdrückt.

Die Schaltung in Fig. 3 hat allerdings den Nachteil, daß sie einen analogen Differenzverstärker mit Konstantstromquelle benötigt und somit sich nicht mehr nur mit rein digitalen Komponenten realisieren läßt. Bei einem nicht differentiellen Aufbau übernimmt ein einfaches CMOS-Gatter die Funktion des Komparators.

Aufgabe der vorliegenden Erfindung ist es, ein differentielles Schaltungskonzept in rein digitaler Schaltungstechnik und ohne wesentlich größeren Schaltungsaufwand zu ermöglichen.

Erfindungsgemäß wird das differentielle, analoge Eingangssignal von zwei identischen AD-Convertern verarbeitet (Fig. 4). Für jeden Signalfad ($E+$, $E-$) ist ein kompletter AD-Wandler entsprechend der Patentschrift DE 43 33 908 vorgesehen (Fig. 4). Die digitalen Ausgangssignale der beiden AD-Wandler werden wegen des symmetrischen Eingangssignals voneinander subtrahiert. Dadurch löschen sich im wesentlichen alle nicht symmetrischen Störungen gegenseitig aus. Bei serieller Nutzung des digitalen FIR-Filters erhöht sich Schaltungsaufwand gegenüber dem in Fig. 3 nur unwesentlich. Nur zwei zusätzliche III-Zähler werden gegenüber der Schaltung in Fig. 3 benötigt, und das digitale FIR-Filter muß mit doppelter Taktfrequenz betrieben werden. Der Vorteil der Erfindung liegt in der digitalen Realisierbarkeit des differentiellen AD-Wandlers. Damit ergeben sich die ähnliche Vorteile wie bei der "single ended" Version. Shrinkbarkeit und einfaches Schaltungsdesign sind nun auch Vorzüge des differentiellen Schaltungskonzeptes.

Ein Ausführungsbeispiel der Erfindung ist in Fig. 4 dargestellt. Das Symmetrische Eingangssignal wird dem jeweiligen sinusförmigen Trägersignal überlagert und anschließend jeweils einem Gatter, das als Komparator dient, zuge-

führt. Die passiven RC-Tiefpässe (R_1 , R_2 , C_1 , C_2) dienen als Aliasing-Filter für die Eingangssignale und das Trägersignal. Offset und Amplitude der sinusförmigen Trägersignale und der Eingangssignale ($E+$, $E-$) sind so aufeinander abgestimmt, daß eine Signalabtastung entsprechend der Patentschrift DE 43 33 908 erfolgt. Die beiden Trägersignale besitzen die gleiche Amplitude und die gleiche Phase. Die Wandler A und B digitalisieren die Eingangssignale. Dazu werden die Zeitabstände entsprechend digitalisiert (siehe Patentschrift DE 43 33 908). Die vier Zählergebnisse werden an das digitale FIR-Filter weitergeleitet. Die Subtraktion der beiden digitalisierten Signale der Wandler A und B kann dann entweder vor oder nach digitaler Filterung erfolgen. Dadurch werden die unsymmetrischen Störsignale unterdrückt. Zusätzlich reduziert sich die Betriebsspannungsempfindlichkeit des gesamten Wandlers, da auch gleichartige Störungen der Gatterversorgungsspannung weitgehend durch die Subtraktion der digitalisierten Signale unterdrückt werden. Das digitale FIR-Filter wird nacheinander für beide Wandler genutzt, so daß sich gegenüber der "single-ended" Version des Wandlers die Taktfrequenz für das digitale Filter verdoppelt.

Patentansprüche

AD-Wandler für symmetrische (differentielle) Eingangssignale, **dadurch gekennzeichnet**, daß die beiden Eingangssignale ($E+$, $E-$) von zwei getrennten Komparatoren (Gattern) mit dem gleichen sinusförmigen Trägersignal (gleiche Amplitude, Frequenz und Phase) verglichen werden und mit insgesamt vier Zählern die Eingangssignale entsprechend der Patentschrift DE 43 33 908 digitalisiert werden, und die beiden digitalisierten Signale entweder vor oder nach der digitalen FIR-Filterung voneinander subtrahiert werden.

Hierzu 2 Seite(n) Zeichnungen

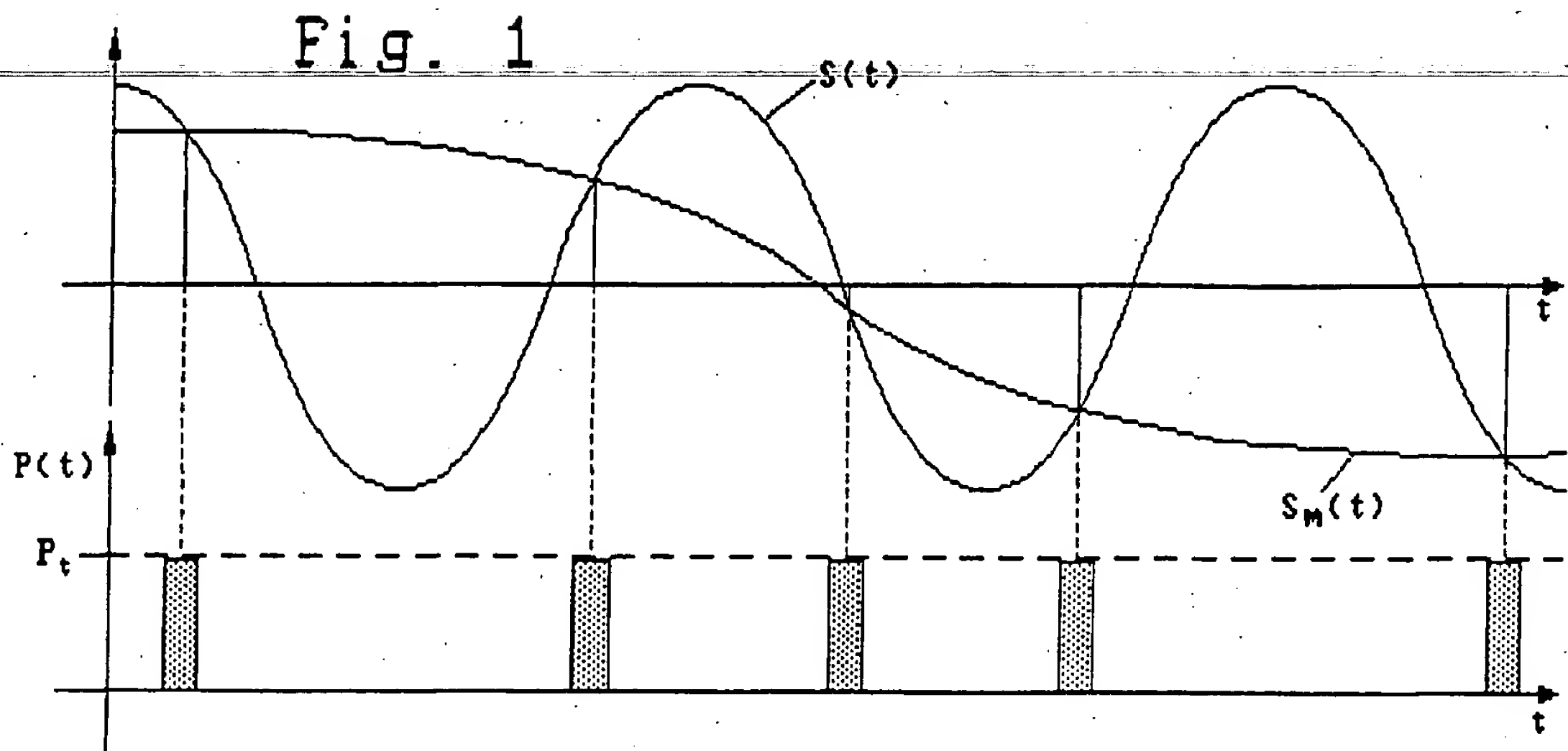


Fig. 2

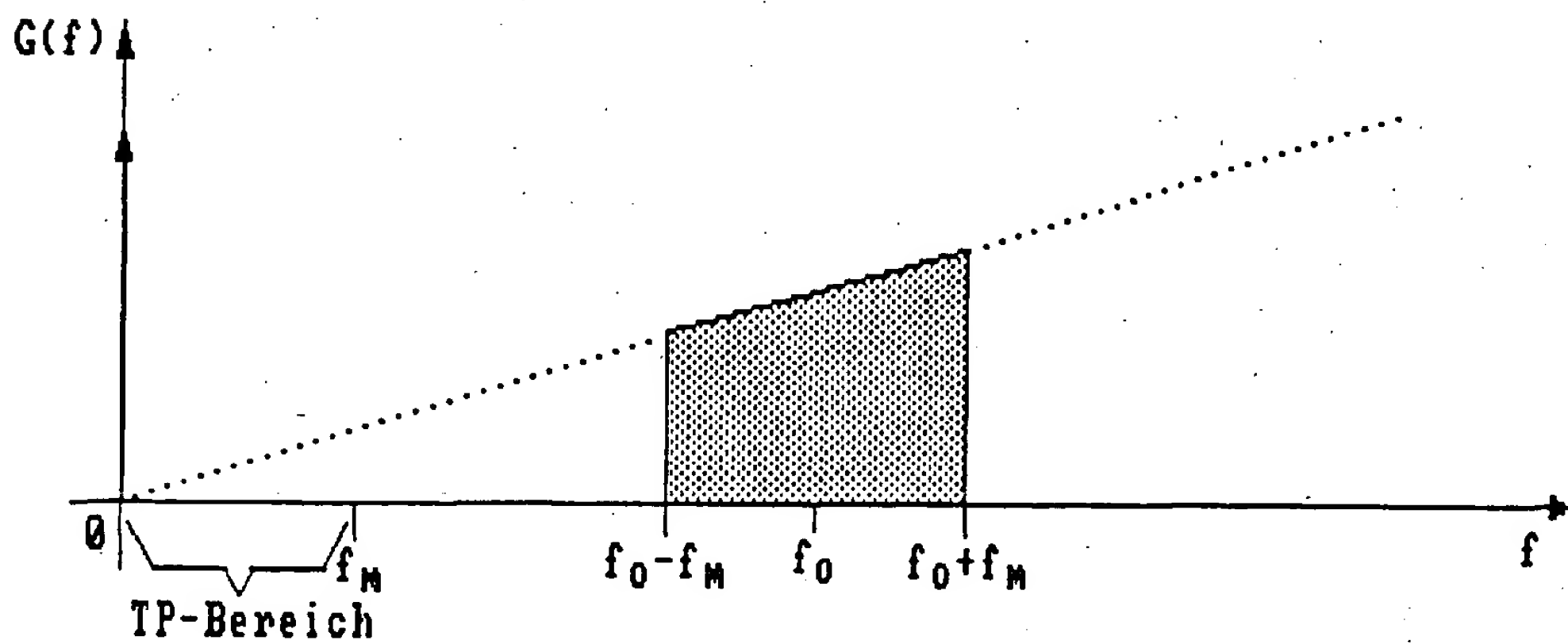


Fig. 3

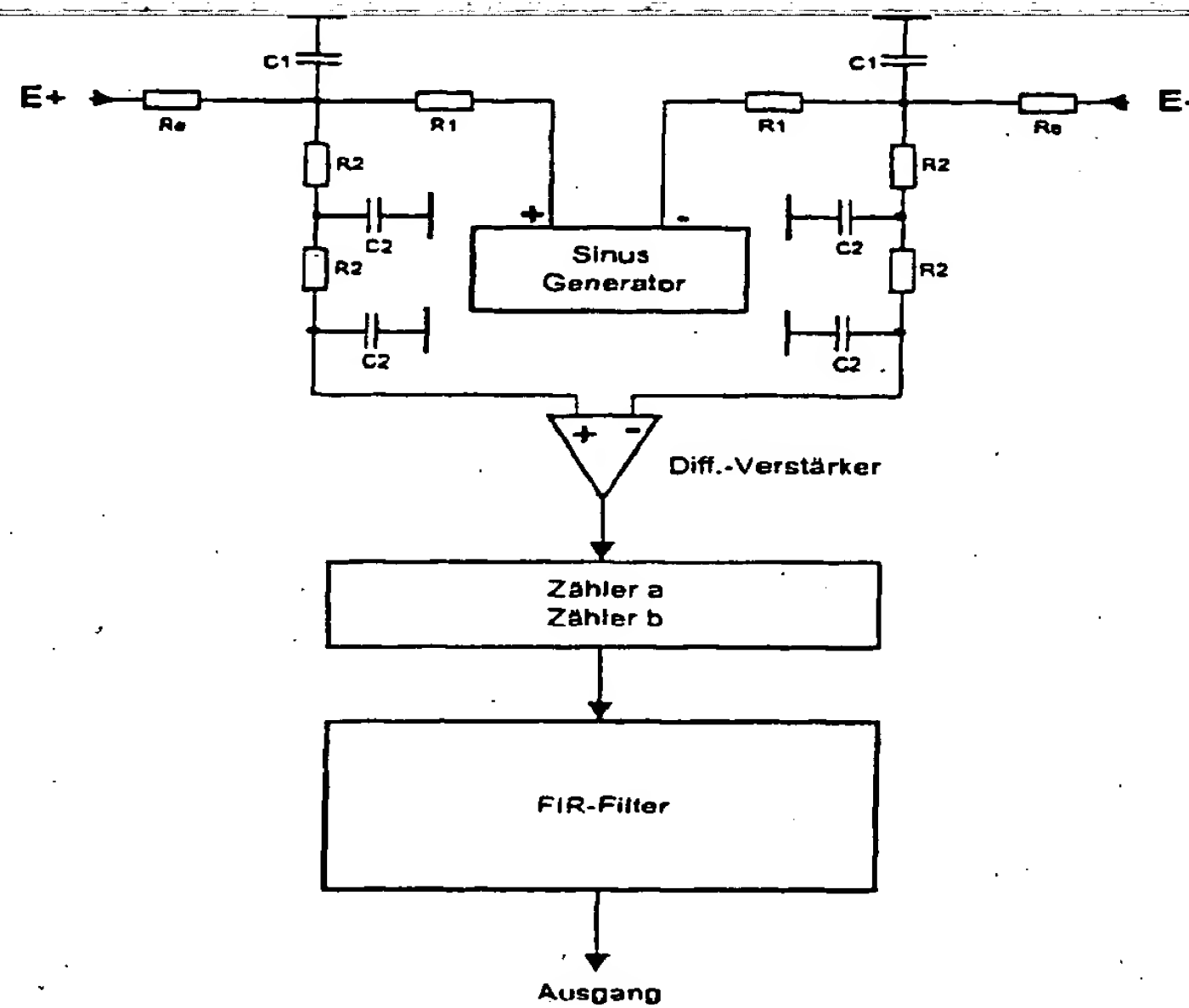


Fig. 4

